

1. Objetivo de la norma

Esta norma describe el flujo de datos que deben ser emitidos por una central SX¹.

2. Explicaciones

- Un paquete de datos SX es una sucesión definida de bits que se especifican como señal de vía en la NEM 680.
- El paquete de datos SX se compone de un número determinado de grupos de bits.
- Los grupos de bits se componen de 12 bits. Los grupos de bits se dividen en grupos de bits de sincronización y grupos de bits de datos (llamados también canales)
- El “?” es el emplazamiento respectivamente para una nueva base idéntica (BA) o dirección de canal (CA).

3. Estructura de un paquete de datos SX

La descripción siguiente de los elementos de un paquete de datos en bits define un paquete de datos válido y sirve para activar los descodificadores². Un paquete de datos SX está compuesto de los siguientes elementos:

- 1 – Grupo de bits de sincronización de inicio (S): Este grupo de bits llamado sincronización (Sync) pone en marcha los descodificadores que están fuera de función. Además este grupo de bits de sincronización contiene una información llamada dirección básica (BA).
- 2 – 7 grupos de bits de datos sucesivos llamados canales (K6 ... K0). Los numerales de canales conjugados con la dirección básica dan la dirección de la locomotora.
- 3 – Grupo de bits de sincronización de final (como 1, pero con eventualmente una dirección básica diferente que puede servir de grupo de bits de sincronización de inicio para el grupo de bits de datos siguiente).

Sync+BA K6 K5 K4 K3 K2 K1 K0 Sync+BA?

4. Grupo de bits de sincronización SX

4.1 Sincronización y transmisión de la dirección básica

Formato del grupo de bits de sincronización (Sync+BA):

0 0 0 1 Z 1 BA3 BA2 BA1 BA0 1

Los bits tienen el significado siguiente:

- | | |
|------------------|---|
| 0 0 0 | Sincronización con 3 veces “0” |
| 1 | Bit de separación lógico “1” para evitar que pueda haber una sucesión de 3 “0” en otro grupo aparte del de sincronización. |
| BA0...BA3 | Bits de transmisión de la dirección básica
BA3 = MSB (most significant bit), valor 8
BA0 = LSB (least significant bit), valor 1 |
| Z | Bit de estado de la unidad central (“0” = off, “1” = on) |

¹ Una central SX comporta en la mayoría de los casos un amplificador que libera la energía necesaria para el buen funcionamiento de las locomotoras. Si no hubiera suficiente energía, se pueden añadir amplificadores (“Boosters”) suplementarios.

² Se admite que un descodificador SX pueda reconocer también otros formatos de control digital (por ejemplo el formato DCC descrito en la NEM 671).

4.2 Determinación de la dirección del descodificador

La dirección básica se transmite en forma invertida, es decir que los bits de la dirección básica deben ser en principio invertidos (=Bainv) para poder calcular así la dirección del descodificador.

BA = 0 0 0 0	Bainv = 1 1 1 1 decimal = 15
BA = 0 0 0 1	Bainv = 1 1 1 0 decimal = 14
BA = 0 0 1 0	Bainv = 1 1 0 1 decimal = 13

La dirección del descodificador se determina de la siguiente manera:

$$\text{Dirección de la locomotora} = 16 \cdot (K?) + \text{Bainv}$$

Por ejemplo:

BA = 0100 (da Bainv = 1011) transmisión de datos por el canal 4 (K? = 4):

$$\text{Dirección de la locomotora} = (16 \cdot 4) + 11 = 75$$

4.3 Grupo de bits de datos para la regulación de velocidad, dirección, iluminación y función suplementaria

Formato del grupo de bits de datos:

S0 S1 1 S2 S3 1 S4 D 1 L F 1

Los bits tienen el siguiente significado:

- 1** Bit de separación lógico "1" para evitar que pueda haber en un grupo de bits de datos una secuencia de bits idéntica a la del grupo de bits de sincronización.
- S0...S4** regulación de velocidad con **S0** = LSB (least significant bit / bit menos significativo) y **S4** = MSB (most significant bit / bit más significativo). Con estos 5 bits se obtiene $2^5 = 32$ niveles, sean 31 niveles de velocidad y un estado de parada dado por **00000** (ver tabla).

S4	S3	S2	S1	S0	Nivel de velocidad
0	0	0	0	0	0
0	0	0	0	1	1
*	*	*	*	*	Y sucesivamente...
1	1	1	1	0	30
1	1	1	1	1	31

- D** define la dirección:
con el valor "0" la locomotora debe marchar hacia adelante ³
con el valor "1" la locomotora debe marchar hacia atrás
- L** bit para iluminación / apagado de los faros. Las dos salidas de iluminación del descodificador deben cambiarse con la dirección D (faros adelante / faros atrás).
- F** bit para función suplementaria (por ejemplo bocina, etc...)
con el valor "1" la función se pone en marcha
con el valor "0" la función se para

5. Repetición del paquete de datos SX

Los paquetes de datos SX pueden ser repetidos en cualquier orden. Se recomienda siempre transmitir las 16 direcciones básicas en orden. La señal SX puede mezclarse con señales de otros sistemas de control digital si las reglas de construcción de un paquete se respetan (ver párrafo 3).

6. Comportamiento de los descodificadores con el reconocimiento automático de diferentes sistemas de control

Los descodificadores multi-protocolo con reconocimiento automático de comandos de diferentes sistemas digitales, comprendido el sistema NEM-DCC (NEM 670 / NEM 671), deben poder interrumpir la conmutación automática. Si la conmutación automática está en marcha el descodificador deberá conservar su estado actual hasta la recepción de una orden de control correcta y reconocida (esto concierne principalmente a la dirección de la locomotora) enviada por otro sistema de control.

³ por convención, marcha adelante significa que es la extremidad 1 del vehículo que se dirige hacia adelante.